



دانشگاه صنعتی امیرکبیر  
(پلی تکنیک تهران)

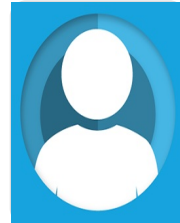
پست الکترونیک:

szamani@aut.ac.ir

شماره تماس:

:(Scopus) h-index

:ارجاعات (Scopus)



## مرتضی صاحب الزمانی

استاد

دانشکده مهندسی کامپیوتر

گروه آموزشی معماری و شبکه های کامپیوتری

## رساله های دکتری

#	عنوان پایان نامه	توسط	تاریخ دفاع
1	کاهش اثر سالمندی در تراشه های FPGA با در نظر گرفتن محدودیت توان مصرفی	محمد هادی متقی خضری و مرتضی صاحب الزمانی	تیر 1398
2	ارائه یک چارچوب برای طراحی کامپیوتر های کوانتومی مقیاس پذیر و تحمل پذیر اشکال	عیسی نیک عهد و مرتضی صاحب الزمانی	مهر 1397
3	جستجوی مسیر های پایه در شبکه های متابولیکی در سطح سلولی - مولکولی	مونا عرب زاده و مرتضی صاحب الزمانی	اسفند 1396
4	بکارگیری خاصیت ناهمگامی در طراحی اعتمادگرای تراشه ها	قباد زرین چیان و مرتضی صاحب الزمانی	آبان 1396
5	ارائه یک روش برای سنتز مدارات زیستی با ملاحظه ی حالت های نامطلوب	مهرشاد خسرویانی و مرتضی صاحب الزمانی	اسفند 1394
6	طراحی اعتماد گرای سخت افزار	سیدمحمدحسین شکریان و مرتضی صاحب الزمانی	مهر 1394
7	سنتز الگوهای اندازه گیری مدل محاسبات کوانتومی یک طرفه با هدف بهبود معیارهای ارزیابی الگو	محبوبه هوشمند کفایشیان و مرتضی صاحب الزمانی	اسفند 1393
8	ارائه یک متدولوژی برای طراحی فیزیکی مدارهای کوانتومی باتاکید بر سنتز فیزیکی	ناصر محمدزاده و مرتضی صاحب الزمانی	آذر 1389
9	ارائه یک مدل متدولوژی برای سنتز مدارات کوانتومی مبتنی بر کتابخانه ای از اجزای سازنده	مهدی سعیدی و مرتضی صاحب الزمانی	دی 1388

10	روشی نوین در طراحی فیزیکی مدارهای مجتمع پرتراکم MOSFET با استفاده از طرح جامع	علی جهانیان و مرتضی صاحب الزمانی	اسفند 1386
11	ارائه یک جریان طراحی نوین باهدف مجتمع سازی افزاز زمانی و طراحی فیزیکی سیستمهای قابل بازیگر بندی مبتنی بر تراشه های برنا	فرهاد مهدی پور و مرتضی صاحب الزمانی	مهر 1385

## پایان نامه های کارشناسی ارشد

#	عنوان پایان نامه	توسط	تاریخ دفاع
1	ارائه معماری محاسباتی موازی برای حل سریع معادلات هیدرولیکی در شبکه اتوماتای سلولی	علی سویزی و مرتضی صاحب الزمانی	خرداد 1401
2	اکتشاف فضای طراحی شتاب دهنده سخت افزاری برای یادگیری عمیق بازگشتی بر بستر تراشه های FPGA	علی محمدپور و مرتضی صاحب الزمانی	فروردین 1400
3	ارائه یک معماری قابل بازیگر بندی جهت تشخیص نفوذ به برنامه های کاربردی تحت وب	علی سوزنگر و مرتضی صاحب الزمانی	دی 1399
4	ارائه ی روشی برای افزاز مدار در کامپیوترهای کوانتومی مقیاس پذیر	بهاره جلیلی و مرتضی صاحب الزمانی	شهریور 1399
5	طراحی یک سیستم نهفته برای تشخیص فعالیت انسان با استفاده از یک دوربین نظارتی	سحر درفش و مرتضی صاحب الزمانی	تیر 1399
6	شناسایی تروآی سخت افزاری در تراشه های تجاری آماده	جمیله بهزادی و مرتضی صاحب الزمانی	بهمن 1397
7	ارائه ی روش جایابی به منظور تسهیل کشف تروآهای سخت افزاری	میلاد شربتی و مرتضی صاحب الزمانی	خرداد 1397
8	افزایش قابلیت اعتماد در هسته های IP سخت افزاری در سطح انتقال ثبات	رامین نوروززاده و مرتضی صاحب الزمانی	خرداد 1397
9	پیدا کردن زیر مجموعه ای مناسب از مدهای پایه ی شار در شبکه های متابولیکی	فریدالدین شافی و مرتضی صاحب الزمانی	اسفند 1396
10	زمان بند سخت افزاری وظایف بی درنگ بر بستر FPGA	پویا محمودی و مرتضی صاحب الزمانی	بهمن 1396
11	تجزیه ی سلسله مراتبی شبکه های متابولیکی جهت محاسبه ی مدهای پایه ی شار	سینا قادرمزی و مرتضی صاحب الزمانی	بهمن 1395
12	شناسایی تروآی سخت افزاری عملیاتی از روی دنباله ی بیتی تراشه های قابل بازیگر بندی	سید محمد مهدی شریف النسبی و مرتضی صاحب الزمانی	بهمن 1395
13	CPG قابل بازیگر بندی مبتنی بر FPGA برای راه رفتن ربات دویا	الهام ابراهیمی و مرتضی صاحب الزمانی	تیر 1395
14	تسریع باز پیکر بندی تراشه های FPGA	میشا صادقی و مرتضی صاحب الزمانی	اسفند 1394
15	ارائه یک معماری سخت افزاری برای محاسبه حالت های پایه شار در شبکه های متابولیکی	سیده مرضیه هاشمی پورنظری و مرتضی صاحب الزمانی	بهمن 1394
16	محافظت از بلوک های مالکیت معنوی نرم در تراشه های FPGA	مهرنوش مرادی حقیقی و مرتضی صاحب الزمانی	مهر 1394
17	بهبود امنیت در تراشه های سیستم های RFID	رضا عباسی مقدم و مرتضی صاحب الزمانی	مهر 1394

18	بهینه سازی هزینه کوانتومی مدارات برگشت پذیر با استفاده از بیت های اضافی	مهرداد گوهری بلیلی و مرتضی صاحب الزمانی	شهریور 1394
19	بهینه سازی مدارهای کوانتومی با استفاده از محاسبات کوانتومی یکطرفه	مریم اسلامی و مرتضی صاحب الزمانی	مهر 1393
20	تشخیص اسب تروآی سخت افزاری با استفاده از طراحی با چند سطح ولتاژ	فرزانه بردبار و مرتضی صاحب الزمانی	مهر 1393
21	طراحی یک کتابخانه برای مدل محاسبات کوانتومی یک طرفه بر اساس جستجو	احسان وروایی و مرتضی صاحب الزمانی	اسفند 1392
22	ارائه یک روش آزمون آگاه از منطقه جهت کشف اسب های تروآی سخت افزاری	محمد مهدی فتح الهی نه نه کران و مرتضی صاحب الزمانی	اسفند 1392
23	سنتز مدارهای کوانتومی با هدف بهبود معیارهای مدل محاسبات کوانتومی یک طرفه	کوروش مرجوعی و مرتضی صاحب الزمانی	دی 1392
24	تشخیص اسبهای تروآی سخت افزاری با استفاده از تغییرات سطح ولتاژ تغذیه	بهنام امیدی و مرتضی صاحب الزمانی	مهر 1392
25	بهبود کارآیی در شبکه های روی تراشه با تغییر ساختار اتصالات نقطه به نقطه ی مجازی	مسعود گنج خانی و مرتضی صاحب الزمانی	خرداد 1392
26	تحلیل مقاومت روشهای طراحی برای ایجاد قابلیت اعتماد در مقابل تلاش های مهاجمین جهت خنثی سازی این روش ها	شیرین السادات اعلمی و مرتضی صاحب الزمانی	خرداد 1392
27	سرعت بخشیدن به الگوریتم موتیف یاب در شبکه های زیستی با استفاده از پیاده سازی بر روی پردازنده های گرافیکی	احمد رضا جهانی و مرتضی صاحب الزمانی	بهمن 1391
28	ارائه ی روشی کارآمد برای شبیه سازی سیستم های محاسبات کوانتومی یک طرفه	عیسی نیک عهد و مرتضی صاحب الزمانی	آبان 1391
29	ارائه یک روش مبتنی بر آزمون مدارات مجتمع جهت کشف سخت افزاری خصمانه	آرش نجات و مرتضی صاحب الزمانی	مهر 1391
30	سرعت بخشیدن به الگوریتم مقایسه ساختار سوم پروتئین با استفاده از پیاده سازی روی تراشه FPGA	سمیه کاشی و مرتضی صاحب الزمانی	تیر 1391
31	بهبود اعتماد در سخت افزار بوسیله کشف تروآ در هسته های مالکیت معنوی	سالار سیدابراهیمی و مرتضی صاحب الزمانی	اردیبهشت 1391
32	بهینه سازی الگوریتم ابزار VPR	حبیب اله سیفی و مرتضی صاحب الزمانی	فروردین 1391
33	ارایه یک معماری در سطح سیستم برای fpga های سه بعدی نا همگن	سحر موسوی خوئی و مرتضی صاحب الزمانی	اسفند 1390
34	ارائه یک تابع تکثیر ناپذیر فیزیکی ترکیبی	مهنوش برجیان بروجنی و مرتضی صاحب الزمانی	اسفند 1390
35	سنتز مدارهای منطقی معکوس پذیر با چند تابع هدف	مونا عرب زاده و مرتضی صاحب الزمانی	مهر 1390
36	بهبود معماری FPGA به منظور افزایش با آوری در حضور تغییر پذیری ساخت	فاطمه سادات پورهاشمی نایینی و مرتضی صاحب الزمانی	اسفند 1389
37	ارائه مسیر یابی آگاه از دما در FPGA های سه بعدی	امین اژدهاکش و مرتضی صاحب الزمانی	اسفند 1389
38	ارائه الگوریتمی برای زمانبندی مدارهای کوانتومی با هدف کاهش زمان اجرای برنامه	حمیدرضا لطف علیزاده و مرتضی صاحب الزمانی	اسفند 1389
39	طراحی سوبیج باکس برای FPGA سه بعدی به منظور کاهش مساحت	سیداحمد رضوی مجو مرد و مرتضی صاحب الزمانی	تیر 1389
40	ارائه روشی برای زمانبندی مدارهای کوانتومی در تکنولوژی تله یونی با هدف کاهش زمان عملکرد مدار	مریم یزدانی و مرتضی صاحب الزمانی	تیر 1389

41	ارائه یک الگوریتم جایابی آگاه از تغییر پذیری ساخت برای کاهش توان نشستی درFPGAها	بهباد سلامی و مرتضی صاحب الزمانی	تیر 1389
42	جایابی و مسیر یابی درFPGA های سه بعدی	سیدحسن معلم پور و مرتضی صاحب الزمانی	اردیبهشت 1389
43	طراحی معماری اتصالات مسیریابی تحمل پذیر اشکال برایFPGA مبتنی برSRAM	حسن ابراهیمی و مرتضی صاحب الزمانی	آذر 1388
44	بهبود استخراج دستورالعمل های سفارشی چند خروجی به صورت ایستا برای پردازنده های قابل پیکربندی	محمدحسن کفایتی و مرتضی صاحب الزمانی	تیر 1388
45	ارائه مدل تغییرپذیری تاخیر در مدارهای FPGA با هدف استفاده در طراحی فیزیکی	مهدی نبیونی و مرتضی صاحب الزمانی	تیر 1388
46	ارائه یک روش جهت کاهش تراکم در جایابی مبتنی بر افراز	حسین شفیعی و مرتضی صاحب الزمانی	اردیبهشت 1388
47	تحلیل زمانی ایستای آماری در مرحله جایابی سراسری با در نظر گرفتن تغییر پذیری محل سلول ها	سارا شفیعی و مرتضی صاحب الزمانی	اردیبهشت 1388
48	ارائه یک هسته سخت افزاری جهت تشخیص و تولید دستورالعمل های سفارشی و پیکربندی مجدد معماری به صورت پویا	حسن اصغریان و مرتضی صاحب الزمانی	فروردین 1388
49	همانندسازی مدارهای کوانتومی با استفاده از FPGA	مهدی امینیان و مرتضی صاحب الزمانی	آذر 1387
50	مسیریابی کلی در معماری X از طریق گسترش نواحی متراکم	سولماز درویش و مرتضی صاحب الزمانی	فروردین 1387
51	ارائه روشی برای جایابی براساس بار زمان بندی به منظور بهبود کارایی	عادل دخانچی و مرتضی صاحب الزمانی	اسفند 1386
52	ارائه روشی برای تخمین و کاهش نویز هم شنوایی در مراحل جایابی و مسیریابی چندسطحی	آرش مهدی زاده و مرتضی صاحب الزمانی	اسفند 1386
53	ارائه یک روش تکاملی در بهبود همزمان تاخیر و توان مصرفی بارویکرد آماری	مینو میرسعیدی و مرتضی صاحب الزمانی	بهمن 1386
54	ایجاد درخت استاینر در معماری X با وجود موانع	فرناز محمدیه فامیلی و مرتضی صاحب الزمانی	مهر 1386
55	ارائه روشی برای افراز جهت جایابی ثبات باهدف بهینه سازی شبکه ساعت	زهرا لک چالسپاری و مرتضی صاحب الزمانی	مرداد 1386
56	روش توامان برای جایابی و مسیریابی باهدف کاهش مجموع طول سیم و تراکم	مصطفی رضوانی و مرتضی صاحب الزمانی	خرداد 1386
57	الگوریتم نگاشت مجدد تکنولوژی باهدف کاهش تراکم مسیریابی	عباسعلی عربی مزرحه شاهی و مرتضی صاحب الزمانی	خرداد 1386
58	مسیریابی غیردرختی ساعت برای کاهش عدم قطعیت تاخیر	مریم تعجیبیان و مرتضی صاحب الزمانی	فروردین 1386
59	روشی نو جهت درج بافر برای کاهش تاخیر مدارهای VLSI	حمیدرضا خیرآبادی و مرتضی صاحب الزمانی	دی 1385
60	الگوریتم جایابی مبتنی بر تراکم اتصالات و نویز همشنوایی	مهدی سعیدی و مرتضی صاحب الزمانی	شهریور 1384
61	جایابی مدارات مجتمع به روش افزایشی	پریسا خادم همدانی و مرتضی صاحب الزمانی	بهمن 1383
62	جستجو در جدول مسیریابی IP بااستفاده از سخت افزار قابل باز پیکربندی	حمید فدیشه ای و مرتضی صاحب الزمانی	بهمن 1383

63	ارائه یک معماری قابل باز پیکر بندی جهت پیاده سازی چندالگوریتم	علی ولی زاده و مرتضی صاحب الزمانی	آبان 1383
64	پیاده سازی الگوریتم Annealing Simulsted برای جایابی در سخت افزار قابل باز پیکر بندی	رضا فانی و مرتضی صاحب الزمانی	اسفند 1382
65	بهبود معماری تراشه های FPGA با هدف کاهش توان مصرفی	فرید وکیلی پیهانی و مرتضی صاحب الزمانی	شهریور 1382
66	جایابی مدارهای VLSI با استفاده از الگوریتم ژنتیک یادگیر	سیدجلال موسوی و مرتضی صاحب الزمانی	اردیبهشت 1382
67	بهینه کردن مصرف توان در مسیریابی تراشه های AGPF	احسان اسماعیلی مشگناتی و مرتضی صاحب الزمانی	فروردین 1382
68	مسیریابی سراسری مدارات بسیار فشرده با در نظر گرفتن مسأله همشنوایی	محمود آقاپورآهنگر و مرتضی صاحب الزمانی	فروردین 1382
69	مسیریابی در طرحهای سلسله برات ISLV	سعید کاظمی و مرتضی صاحب الزمانی	مهر 1381
70	جایابی مدارات ISLV با شبکه عصبی کوه رن	مسعود سلیمانی و مرتضی صاحب الزمانی	تیر 1381
71	روشهای بهینه سازی پیاده سازی الگوریتم سخت افزار	حمیدرضا احمدی فر و مرتضی صاحب الزمانی	فروردین 1381
72	طراحی قسمت ممیزشناوری ریزپردازنده	حمید ظرافتی شعاع و مرتضی صاحب الزمانی	مهر 1380
73	بررسی روش بهبود الگوریتم خودسازماندهی فیزیک	فرهاد مهدی پور و مرتضی صاحب الزمانی	اسفند 1378

## کتاب

#	عنوان	نگارندگان/مترجمان	کشور ناشر	تاریخ انتشار نسخه
	داده های ثبت شده در پورتال			
1	طراحی کامپیوتری سیستم های دیجیتال	مرتضی صاحب الزمانی	ایران	1398
2	طراحی VLSI دیجیتال	مرتضی صاحب الزمانی، پرشاد صفائی فراهانی، محمود فتحی	ایران	1385
3	آشنایی آسان با کامپیوتر	مرتضی صاحب الزمانی	ایران	1383
4	برنامه نویسی به زبان ++C	مرتضی صاحب الزمانی	ایران	1383
5	اصول طراحی VLSI	مرتضی صاحب الزمانی	ایران	1383
6	برنامه نویسی به زبان ++C	مرتضی صاحب الزمانی	ایران	1382
7	اصول طراحی VLSI	مرتضی صاحب الزمانی	ایران	1381
8	برنامه نویسی به زبان ++C	مرتضی صاحب الزمانی	ایران	1381
9	برنامه نویسی به زبان ++C	مرتضی صاحب الزمانی	ایران	1379
10	اصول طراحی VLSI	مرتضی صاحب الزمانی	ایران	1377

- 1 Mohammad Hadi Mottaghi Khezri, Mehdi Sedighi, Morteza Saheb Zamani, "FIFA: A Fully Invertible FPGA Architecture to Reduce BTI-Induced Aging Effects", *IEEE TRANSACTIONS ON COMPUTERS*, Vol. 71, Num. 11, Page 1-1, November 2021,
- 2 Eesa Nikahd, Naser Mohammadzadeh, Mehdi Sedighi, Morteza Saheb Zamani, "Automated window-based partitioning of quantum circuits", *PHYSICA SCRIPTA*, Vol. 96, Num. 3, Page 1-19, March 2021,
- 3 Mona Arabzadeh, Mehdi Sedighi, Morteza Saheb Zamani, Sayed-Amir Marashi, "A system architecture for parallel analysis of flux-balanced metabolic pathways", *COMPUTATIONAL BIOLOGY AND CHEMISTRY*, Vol. 88, Num. 107309, Page 1-15, June 2020,
- 4 Ghobad Zarrinchian, Morteza Saheb Zamani, "Combinational Counters: A Low Overhead Approach to Address DPA Attacks", *JOURNAL OF CIRCUITS SYSTEMS AND COMPUTERS*, Vol. 29, Num. 6, Page 1-19, May 2020,
- 5 Mohammad Hadi Mottaghi Khezri, Mehdi Sedighi, Morteza Saheb Zamani, "Aging Mitigation in FPGAs Considering Delay, Power and Temperature", *IEEE TRANSACTIONS ON RELIABILITY*, Vol. 68, Num. 2, Page 0-0, June 2019,
- 6 Maryam Eslamy, Mahboobeh Houshmand, Morteza Saheb Zamani, Mehdi Sedighi, "Optimization of One-Way Quantum Computation Measurement Patterns", *INTERNATIONAL JOURNAL OF THEORETICAL PHYSICS*, Vol. 57, Num. 11, Page 3296-3317, November 2018,
- 7 Mona Arabzadeh, Morteza Saheb Zamani, Mehdi Sedighi, Sayed-Amir Marashi, "A graph-based approach to analyze flux-balanced pathways in metabolic networks", *BIOSYSTEMS*, Vol. 165, Num. 0, Page 40-51, January 2018,
- 8 Eesa Nikahd, Mehdi Sedighi, Morteza Saheb Zamani, "Nonuniform code concatenation for universal fault-tolerant quantum computing", *PHYSICAL REVIEW A*, Vol. 96, Num. 3, Page 32337-32342, September 2017,
- 9 Mahboobeh Houshmand Kaffashian, Mehdi Sedighi, Morteza Saheb Zamani, Koorosh Marjoei, "Quantum Circuit Synthesis Targeting to Improve One-Way Quantum Computation Pattern Cost Metrics", *ACM JOURNAL ON EMERGING TECHNOLOGIES IN COMPUTING SYSTEMS*, Vol. 13, Num. 4, Page 0-0, May 2017,
- 10 Maryam Eslamy, Morteza Saheb Zamani, Mehdi Sedighi, Mahboubeh Hooshmand Kaffashian, "Optimizing Quantum Circuits Using One-Way Quantum Computation based on pattern Geometry", , Vol. 14, Num. 4, Page 286-298, February 2017,
- 11 Koorosh Marjoei, Mahboobeh Houshmand Kaffashian, Morteza Saheb Zamani, Mehdi Sedighi, "Quantum-Logic Synthesis Using Improved Block-Based Approach", *Iranian Journal of Electrical and Computer Engineering(IJECE)*, Vol. 14, Num. 3, Page 239-248, January 2017,
- 12 Ghobad Zarrinchian, Morteza Saheb Zamani, "Latch-Based Structure: A High Resolution and Self-Reference Technique for Hardware Trojan Detection", *IEEE TRANSACTIONS ON COMPUTERS*, Vol. PP, Num. 99, Page 1-14, June 2016,
- 13 Mona Arabzadeh, Mahboobeh Houshmand Kaffashian, Mehdi Sedighi, Morteza Saheb Zamani, "Quantum-Logic Synthesis of Hermitian Gates", *ACM JOURNAL ON EMERGING TECHNOLOGIES IN COMPUTING SYSTEMS*, Vol. 12, Num. 4, Page 0-0, December 2015,
- 14 Mehrshad Khosraviani, Morteza Saheb Zamani, Gholamreza Bidkhori, "FogLight: an efficient matrix-based approach to construct metabolic pathways by search space reduction", *BIOINFORMATICS*, Vol. 11, Num. 0, Page 1-11, November 2015,
- 15 Seyed Mohammad Hossein Shekarian, Morteza Saheb Zamani, "A Trust-Driven Placement Approach: A New Perspective on Design for Hardware Trust", *JOURNAL OF CIRCUITS SYSTEMS AND COMPUTERS*, Vol. 24, Num. 8, Page 1-15, August 2015,
- 16 Seyed Mohammad Hossein Shekarian, Morteza Saheb Zamani, "Improving hardware Trojan detection by retiming", *MICROPROCESSORS AND MICROSYSTEMS*, Vol. 39, Num. 3, Page 145-156, March 2015,
- 17 Eesa Nikahd, Mahboobeh Houshmand Kaffashian, Morteza Saheb Zamani, Mehdi Sedighi, "One-Way Quantum Computer Simulation", *MICROPROCESSORS AND MICROSYSTEMS*, Vol. 39, Num. 3, Page 210-222, March 2015,

- 18 Mahboobeh Houshmand Kaffashian, Morteza Saheb Zamani, Mehdi Sedighi, Mona Arabzadeh, "Decomposition of Diagonal Hermitian Quantum Gates Using Multiple-Controlled Pauli Z Gates", *ACM JOURNAL ON EMERGING TECHNOLOGIES IN COMPUTING SYSTEMS*, Vol. 11, Num. 3, Page 1-10, December 2014,
- 19 Mahboobeh Houshmand Kaffashian, Morteza Saheb Zamani, Mehdi Sedighi, Mohammad Hossein Samavatian, "Automatic translation of quantum circuits to optimized one-way quantum computation patterns", *QUANTUM INFORMATION PROCESSING*, Vol. 13, Num. 9, Page 1-20, August 2014,
- 20 Mahboobeh Houshmand Kaffashian, Morteza Saheb Zamani, Mehdi Sedighi, Monireh Houshmand, "Ga-based approach to find the stabilizers of a given sub-space", *GENETIC PROGRAMMING AND EVOLVABLE MACHINES*, Vol. 1, Num. 1, Page 1-1, May 2014,
- 21 Arash Nejat, Seyed Mohammad Hossein Shekarian, Morteza Saheb Zamani, "A study on the efficiency of hardware Trojan detection based on path-delay fingerprinting", *MICROPROCESSORS AND MICROSYSTEMS*, Vol. -, Num. 1, Page 1-21, January 2014,
- 22 Naser Mohamadzade, Morteza Saheb Zamani, Mehdi Sedighi, "Quantum Circuit Physical Design Methodology with Emphasis on Physical Synthesis", *QUANTUM INFORMATION PROCESSING*, Vol. , Num. 0, Page 1-21, November 2013,
- 23 Maryam Yazdani, Morteza Saheb Zamani, Mehdi Sedighi, "A Quantum Physical Design Flow Using ILP and Graph Drawing", *QUANTUM INFORMATION PROCESSING*, Vol. 12, Num. 7, Page 1-28, June 2013,
- 24 Mona Arabzadeh, Morteza Saheb Zamani, Mehdi Sedighi, Mehdi Saeedi, "Depth-optimized reversible circuit synthesis", *QUANTUM INFORMATION PROCESSING*, Vol. 12, Num. 4, Page 1677-1699, September 2012,
- 25 Naser Mohamadzade, Mehdi Sedighi, Morteza Saheb Zamani, "Gate Location Changing: An Optimization Technique for Quantum Circuits", *INTERNATIONAL JOURNAL OF QUANTUM INFORMATION*, Vol. 10, Num. 3, Page 1-20, March 2012,
- 26 Ali Jahanian, Morteza Saheb Zamani, Hamid Safizadeh, "Improved Predictability, Timing Yield and Power Consumption Using Hierarchical Highways-on-Chip Planning Methodology", *INTEGRATION-THE VLSI JOURNAL*, Vol. 44, Num. 2, Page 123-135, January 2012,
- 27 Mehdi Saeedi, Mona Arabzadeh, Morteza Saheb Zamani, Mehdi Sedighi, "Block-Based Quantum-Logic Synthesis", *QUANTUM INFORMATION & COMPUTATION*, Vol. 11, Num. 0, Page 262-277, March 2011,
- 28 Hassan Ebrahimi, Morteza Saheb Zamani, Hamid Reza Zarandi, "Mitigating Soft Errors in SRAM-Based FPGAs by Decoding Configuration Bits in Switch Boxes", *MICROELECTRONICS JOURNAL*, Vol. 42, Num. 1, Page 12-20, January 2011,
- 29 Mehdi Saeedi, Morteza Saheb Zamani, Mehdi Sedighi, Zahra Sasanian, "Reversible Circuit Synthesis Using a Cycle-Based Approach", *ACM JOURNAL ON EMERGING TECHNOLOGIES IN COMPUTING SYSTEMS*, Vol. 6, Num. 4, Page 0-0, December 2010,
- 30 Ali Jahanian, Morteza Saheb Zamani, "Early buffer planning with congestion control using buffer requirement map", *JOURNAL OF CIRCUITS SYSTEMS AND COMPUTERS*, Vol. 19, Num. 5, Page 949-973, August 2010,
- 31 Ali Jahanian, Morteza Saheb Zamani, "Higher Routability and Reduced Crosstalk Noise by Asynchronous Multiplexing of On-chip Interconnects", *SCIENTIA IRANICA TRANSACTION D-COMPUTER SCIENCE & ENGINEERING AND ELECTRICAL ENGINEERING*, Vol. 17, Num. 1, Page 11-24, June 2010,
- 32 Naser Mohamadzade, Morteza Saheb Zamani, Mehdi Sedighi, "Auxiliary Qubit Selection: A Physical Synthesis Technique for Quantum Circuits", *QUANTUM INFORMATION PROCESSING*, Vol. 9, Num. 6, Page 1-16, June 2010,
- 33 Naser Mohamadzade, Mehdi Sedighi, Morteza Saheb Zamani, "Quantum Physical Synthesis: Improving Physical Design by Netlist Modifications", *Microelectronics Journal*, Vol. 41, Num. 4, Page 0-0, March 2010,
- 34 Mehdi Saeedi, Mehdi Sedighi, Morteza Saheb Zamani, "Towards A Thorough Set of Metrics for Quantum Circuit Synthesis", , Vol. , Num. 0, Page 0-0, December 2009,
- 35 Mehdi Saeedi, Naser Mohamadzade, Mehdi Sedighi, Morteza Saheb Zamani, "Towards A Thorough Set of Metrics for Quantum Circuit Systhesis", , Vol. , Num. 2, Page 0-0, February 2009,

- 36 Ali Valizadeh, Morteza Saheb Zamani, Babak Sadeghiyan, Farhad Mehdipour, "A Reconfigurable Architecture for Implementing Multiple Cipher Algorithms", *The CSI Journal on Computer Science and Engineering(JCSE)*, Vol. 5, Num. 2, Page 9-15, February 2009,
- 37 Mehdi Saeedi, Mehdi Sedighi, Morteza Saheb Zamani, "Synthesis of Reversible Circuits Using A Moving Forward Strategy", , Vol. , Num. 17, Page 0-0, August 2008,
- 38 Hamid Noori, Farhad Mehdipour, Morteza Saheb Zamani, "An Architecture Framework for an Adaptive Extensible Processor", , Vol. , Num. 45, Page 0-0, August 2008,
- 39 , Mehdi Saeedi, Morteza Saheb Zamani, "A fast IP routing lookup architecture for multi-gigabit switching routers based on reconfigurable systems", , Vol. , Num. 32, Page 0-0, June 2008,
- 40 Ali Jahanian, Morteza Saheb Zamani, "Using metro-on-chip in physical design flow for congestion and routability improvement", , Vol. , Num. 39, Page 0-0, February 2008,
- 41 Farhad Mehdipour, Hamid Noori, Morteza Saheb Zamani, "improving Performance and Energy Saving in a Reconfigurable Processor Via Accelerating Control Data Flow Graphs", , Vol. , Num. 12, Page 0-0, December 2007,
- 42 Ali Jahanian, Morteza Saheb Zamani, "Metro-on-Chip:an Efficient Physical Design Technique for Congestion Reduction", , Vol. , Num. 25, Page 0-0, August 2007,
- 43 Mehdi Saeedi, Morteza Saheb Zamani, Ali Jahanian, "Evaluation Prediction and Reduction of Routing Congestion", , Vol. , Num. 38, Page 0-0, August 2007,
- 44 Farhad Mehdipour, Morteza Saheb Zamani, Hamidreza Ahmadifar, T. Murakami, "An Integrated Temporal Partitioning and Physical Design Framework for Real-Time Reconfigurable Systems", , Vol. , Num. 5, Page 0-0, February 2006,
- 45 Farhad Mehdipour, Morteza Saheb Zamani, Mehdi Sedighi, "An Integrated Temporal Partitioning and Physical Design Framework for Static Compilation of Reconfigurable Computing Systems", , Vol. , Num. 30, Page 0-0, January 2006,
- 46 Morteza Saheb Zamani, "A specification-driven framework for the floorplanning and placement of hierarchical VLSI designs", , Vol. , Num. 2, Page 0-0, September 2004,

## مقالات کنفرانس

### داده های ثبت شده در پورتال

- 1 Milad Sharbati, Ghobad Zarrinchan, Morteza Saheb Zamani, "A Placement Method for Facilitating Detection of Hardware Trojan Horses ", Computer Society of Iran Computer Conference, March 2019
- 2 Soudabe Mohamadzade, Mehdi Sedighi, Morteza Saheb Zamani, "An efficient and exact synthesis of n-qubit diagonal ring gates into Clifford and T gates ", 26th Iranian Conference on Electrical Engineering, May 2018
- 3 Elham Ebrahimi, Saeed Shiry Ghidary, Morteza Saheb Zamani, "Fast FPGA-Based Method for Matsuoka Parameters Tuning ", International Conference on Signal Processing and Intelligent (ICSPIS), December 2016
- 4 Mehrnoush Moradi Haghighi, Morteza Saheb Zamani, "Soft IP Protection: An Active Approach Based on Hardware Authentication ", Iranian Conference on Electrical Engineering, May 2016
- 5 Maryam Eslamy, Mahboobeh Houshmand Kaffashian, Morteza Saheb Zamani, Mehdi Sedighi, "Geometry-Based Signal Shifting of One-Way Quantum Computation Measurement Patterns ", Iranian Conference on Electrical Engineering, May 2016
- 6 Eesa Nikahd, Mahboobeh Houshmand Kaffashian, Morteza Saheb Zamani, Mehdi Sedighi, "GOWQS: Graph-Based One-Way Quantum Computation Simulator ", Iranian Conference on Electrical Engineering, May 2016
- 7 Faranak Adinehzadeh, Naser Mohamadzade, Mehdi Sedighi, Morteza Saheb Zamani, "Proposing an Approach for Scheduling and Routing of Quantum Circuits with Toffoli Gates in Ion-Trap Technology ", 22nd Iranian Conference on Electrical Engineering, May 2014



- 8 Zahra Nabizadeh, Shahrehabak, Mehdi Sedighi, Morteza Saheb Zamani, "Simultaneous Improvement of Area, Delay, and Fault Tolerance in Quantum Circuits ", International Symposium on Computer Architecture and Digital Systems (CADSD'13), October 2013
- 9 Seyed Mohammad Hossein Shekarian, Morteza Saheb Zamani, Shirin Alsadet Aalami, "Neutralizing a Design for Hardware Trust Technique ", International Symposium on Computer Architecture and Digital Systems (CADSD'13), October 2013
- 10 Mina Chookhachi Zadeh Moghadam, Naser Mohamadzade, Mehdi Sedighi, Morteza Saheb Zamani, "A Hierarchical Layout Generation Method for Quantum Circuits ", International Symposium on Computer Architecture and Digital Systems (CADSD'13), October 2013
- 11 Seyyed Ahmad Razavi Majomard, Morteza Saheb Zamani, "Improving Bitstream Compression by Modifying FPGA Architecture ", ACM/SIGDA International Symposium on Field-Programmable Gate Arrays (FPGA'13), February 2013
- 12 Eesa Nikahd, Mahboobeh Houshmand Kaffashian, Morteza Saheb Zamani, Mehdi Sedighi, "OWQS: One-Way Quantum Computation Simulator ", IEEE Euromicro Conference on Digital System Design (DSD'12), September 2012
- 13 Somayeh Kashi, Morteza Saheb Zamani, "Hardware Acceleration of STON Algorithm for Comparing 3-D Structure of Proteins ", IEEE Euromicro Conference on Digital System Design (DSD'12), September 2012
- 14 Mahboobeh Houshmand Kaffashian, Mohammad Hossein Samavatian, Morteza Saheb Zamani, Mehdi Sedighi, "Extracting One-way Quantum Computation Patterns from Quantum Circuits ", International Symposium on Computer Architecture and Digital Systems (CADSD'12), May 2012
- 15 Fatemehsadat Pourhashemi Naeeni, Morteza Saheb Zamani, "Timing Yield Improvement of FPGAs Utilizing Enhanced Architectures and Multiple Configurations Under Process Variation ", ACM/SIGDA International Symposium on Field-Programmable Gate Arrays (FPGA'12), February 2012
- 16 Seyyed Hassan Moallem Pour, Seyyed Ahmad Razavi Majomard, Morteza Saheb Zamani, "TSV Reduction in Homogeneous 3D FPGAs by Logic Resource and Input Pad Replication ", IEEE International 3D System Integration Conference 2012 (3DIC'12), January 2012
- 17 Behzad Salami, Morteza Saheb Zamani, Ali Jahanian, "VMAP: A Variation Map-Aware Placement Algorithm for Leakage Power Reduction in FPGAs ", IEEE Euromicro Conference on Digital System Design (DSD'11), September 2011
- 18 Behzad Salami, Morteza Saheb Zamani, "A Prediction Model For Estimating Leakage Power Consumption of Routing Resources in FPGAs ", Asia Symposium on Quality Electronic Design (ASQED'11), July 2011
- 19 Mona Arabzadeh, Morteza Saheb Zamani, Mehdi Sedighi, Mehdi Saeedi, "Logical-Depth-Oriented Reversible Logic Synthesis ", International Workshop on Logic Synthesis (IWLS'11), June 2011
- 20 Fatemehsadat Pourhashemi Naeeni, Morteza Saheb Zamani, "Evaluation of FPGA Routing Architectures Under Process Variation ", ACM Great Lakes Symposium on VLSI (GLSVLSI'11), May 2011
- 21 Hassan Ebrahimi, Morteza Saheb Zamani, Seyyed Ahmad Razavi Majomard, "A Switch Box Architecture to Mitigate Bridging Faults in SRAM-Based FPGAs ", IEEE International Symposium on Defect and Fault Tolerance (DFT10), October 2010
- 22 Ali Jahanian, Morteza Saheb Zamani, "Chip Master Planning: An Efficient Methodology to Improve Design Closure and Complexity Management of Ultra Large Chips ", CSI International Symposium on Computer Architecture and Digital Systems, September 2010
- 23 Delasa Aghamirzaie, Seyyed Ahmad Razavi Majomard, Morteza Saheb Zamani, Mahdi Nabiyouni, "Reduction of Process Variation Effect on FPGAs Using Multiple Configurations ", IEEE/IFIP International Conference on Very Large-Scale Integration (VLSI-SOC'10), September 2010
- 24 Mona Arabzadeh, Mehdi Saeedi, Morteza Saheb Zamani, "Rule-Based Optimization of Reversible Circuits ", Asia and South Pacific Design Automation Conference, January 2010
- 25 Hassan Ebrahimi, Morteza Saheb Zamani, Hamid Reza Zarandi, "A Decoder-Based Switch Box to Mitigate Soft Errors in SRAM-Based FPGAs ", IEEE Asia and South-Pacific Design Automation Conference, January 2010
- 26 Seyyed Ahmad Razavi Majomard, Morteza Saheb Zamani, "A tileable switch module architecture for homogenous 3D FPGAs ", , September 2009


- 27 Mehdi Saeedi, Morteza Saheb Zamani, "A Library-Based Synthesis Approach for Reversible Logic ", International Workshop on Logic & Synthesis, August 2009
- 28 [en-name N/A], Morteza Saheb Zamani, Mehdi Sedighi, "Improving latency of quantum circuits by gate exchanging " , , August 2009
- 29 Ali Jahanian, Morteza Saheb Zamani, "Improved Performance and Yield with Chip Master Planning Design Methodology " , ACM Great Lakes Symposium on VLSI, May 2009
- 30 Naser Mohamadzade, Minoo Mirsaeedi, Ali Jahanian, Morteza Saheb Zamani, "Multi-Domain Clock Skew Scheduling-Aware Register Placement to Optimize Clock Distribution Network " , Design, Automation & Test in Europe Conference, April 2009
- 31 Zahra Sasanian, Mehdi Sedighi, Morteza Saheb Zamani, "A Cycle Based Synthesis Algorithm for Reversible logic " , , January 2009
- 32 Mehdi Saeedi, [en-name N/A], Mehdi Sedighi, Morteza Saheb Zamani, "Performance and timing yield enhancement using highway on chip planning " , , September 2008
- 33 Minoo Mirsaeedi, Morteza Saheb Zamani, Mehdi Sedighi, "Multi objective statistical yield enhancement using evolutionary algorithm " , , September 2008
- 34 Ali Jahanian, Morteza Saheb Zamani, "Evaluation and improvement of quantum synthesis algorithms based on a thorough set of metrics " , , September 2008
- 35 Morteza Saheb Zamani, Maryam Taajobian, Mehdi Sedighi, "An efficient non tree clock routing algorithm for reducing delay uncertainty " , , September 2008
- 36 Ehsan Khish Ardestani Zadeh, Morteza Saheb Zamani, Mehdi Sedighi, "A fast transformation based synthesis algorithm for reversible circuits " , , September 2008
- 37 Minoo Mirsaeedi, Morteza Saheb Zamani, Mehdi Saeedi, "Simultaneous Gate Siting and Skew Scheduling to Statistical Yield Improvement " , , April 2008
- 38 Mehdi Saeedi, Morteza Saheb Zamani, "Shared PPRM a Memory efficient representation for boolean reversible functions " , , April 2008
- 39 Adel Dokhanchi, Mostafa Rezvani, Ali Jahanian, Morteza Saheb Zamani, "Performance improvement of physical retiming with shortcut insertion " , , April 2008
- 40 [en-name N/A], Mehdi Saeedi, Morteza Saheb Zamani, Mehdi Sedighi, "FPGA based circuit model emulation of quantum algorithms " , , April 2008
- 41 Arash Mahdizadeh, Morteza Saheb Zamani, Hassan Shafie, "An Efficient Method of Estimate Crosstalk After Placement Incorporating a Reduction Scheme " , , April 2008
- 42 Arash Mahdizadeh, Morteza Saheb Zamani, "Proposing an efficient method to estimate crosstalk after placement in VLSI circuits " , , March 2008
- 43 Ali Jahanian, Morteza Saheb Zamani, Mostafa Rezvani, Mehrdad Najibi Kohneshahri, "Evaluation the metro on chip methodology to improve the congestion and routability " , , March 2008
- 44 Arash Mahdizadeh, Morteza Saheb Zamani, "Proposing an efficient method to estimate crosstalk after plasement in VLSI circuits " , , March 2008
- 45 Mehdi Saeedi, Morteza Saheb Zamani, Mehdi Sedighi, "Moving forward: a non search based synthesis method toward efficient CNOT based quantum circuit synthesis algorithm " , , January 2008
- 46 Farhad Mehdipour, Hamid Noori, Morteza Saheb Zamani, "Design space exploration for a coarse grain accelerator " , , January 2008
- 47 Mehdi Saeedi, Mehdi Sedighi, Morteza Saheb Zamani, "A novel synthesis algorithm for reversible circuits " , , November 2007

- 48 Arash Mahdizadeh, Behnam Ghavami, Morteza Saheb Zamani, Hossein Pedram, "An efficient heterogeneous reconfigurable functional unit for an adaptive dynamic extensible processor " , , October 2007
- 49 Mino Mirsaeeedi, Morteza Saheb Zamani, "An evolutionary approach to statistical design space exploration " , , September 2007
- 50 Ali Jahanian, Morteza Saheb Zamani, Mehrdad Najibi Kohneshahri, "Using asynchronous serial transmission in physical design for congestion reduction " , , September 2007
- 51 Mehdi Saeedi, Morteza Saheb Zamani, Mehdi Sadeghi, "A forward looking non search based synthesis algorithm for reversible circuits " , , September 2007
- 52 Mehdi Saeedi, Morteza Saheb Zamani, Mehdi Sedighi, "Algebraic characterization of CNOT- based quantum circuits with its applications on logic synthesis " , , August 2007
- 53 Arash Mahdizadeh, Behnam Ghavami, Morteza Saheb Zamani, Farhad Mehdipour, "Performance Enhancement of an Adaptive Dynamic Extensible Processor by Using a Heterogeneous Reconfigurable Functional Unit " , , July 2007
- 54 Mehdi Saeedi, Morteza Saheb Zamani, Mehdi Sedighi, "On the behavior of substitution based reversible circuit synthesis algorithms: investigation and improvement " , , May 2007
- 55 Hamidreza Kheyraadi, Morteza Saheb Zamani, Mahdi Saeidi, "An efficient analytical approach to path based buffer insertion " , , May 2007
- 56 Mehdi Saeedi, Mehdi Sedighi, Morteza Saheb Zamani, "A new methodology for quantum circuit synthesis CNOT based circuits as an example " , , May 2007
- 57 Hamidreza Kheyraadi, Morteza Saheb Zamani, "An efficient net ordering algorithm for buffer insertion " , , March 2007
- 58 Ali Jahanian, Morteza Saheb Zamani, "Improved Timing Closure by Early Buffer Planning in Floor-Placement Design Flow " , , March 2007
- 59 Mahdi Saeidi, Morteza Saheb Zamani, Saadat Pourmofazari, "The effects of process variation on noise avoidance technique in VLSI circuits " , , February 2007
- 60 Hamid Noori, Farhad Mehdipour, Morteza Saheb Zamani, "A Reconfigurable Functional Unit for an Adaptive Dynamic Extensible Processor " , , August 2006
- 61 Farhad Mehdipour, Morteza Saheb Zamani, Mehdi Sedighi, Hamid Noori, "GifT A Gravity-Directed and Life-Time Based Algorithm for Temporal Partitioning of Data Flow Graphs " , , June 2006
- 62 Morteza Saheb Zamani, Mehdi Saeedi, Ali Jahanian, "Prediction and reduction of routing congestion " , , April 2006
- 63 Farhad Mehdipour, Morteza Saheb Zamani, "Reducing reconfiguration time of reconfigurable computing systems in integrated temporal partitioning and physical design framework " , , April 2006
- 64 Ali Jahanian, Morteza Saheb Zamani, "Multi-Level Buffer Block Planning and Buffer Insertion for Large Circuits " , , March 2006
- 65 Farhad Mehdipour, Morteza Saheb Zamani, Hamid Reza Ahmady, Mehdi Sedighi, "An Incremental Temporal Partitioning Method for Real-Time Reconfigurable Systems " , , February 2006
- 66 Ali Valizadeh, Morteza Saheb Zamani, Babak Sadeghiyan, Farhad Mehdipour, "A Reconfigurable Architecture for Implementing Multiple Cipher Algorithms " , , December 2005
- 67 Mehdi Saeedi, Morteza Saheb Zamani, Ali Jahanian, "Congestion prediction: from metrics definition to routing estimation " , , December 2005
- 68 Morteza Saheb Zamani, Masoud Sabaei, "a novel reconfigurable hardware architecture for IP address lookup " , , October 2005
- 69 Farhad Mehdipour, Morteza Saheb Zamani, Mehdi Sedighi, "Reducing inter-configuration memory usage and performance improvement in reconfigurable computing systems " , , August 2005

- 70 Arash Hariri, Reza Rastegar, [en-name N/A], Morteza Saheb Zamani, Mohammad Reza Meybodi, "Cellular Learning Automata based Evolutionary Computing (CLA-EC) for Intrinsic Hardware Evolution ", , June 2005
- 71 Arash Hariri, Reza Rastegar, Morteza Saheb Zamani, Mohammad Reza Meybodi, "Parallel Hardware Implementation of Cellular Learning Automata based Evolutionary Computing on FPGA ", , April 2005
- 72 Morteza Saheb Zamani, "parallel hardware implementation of automata based evolutionary computing FPGA ", , March 2005
- 73 Morteza Saheb Zamani, Mahdi Saeidi, "an efficient congestion reduction algorithm based on contour plotting ", , March 2005
- 74 Morteza Saheb Zamani, "a true congestion prediction method based on routers intelligence ", , March 2005
- 75 Bahram Najafi Uchevler, Babak Sadeghiyan, Morteza Saheb Zamani, Ali Valizadeh, "High speed Implementation of serpent Algorithm ", , December 2004
- 76 Ali Valizadeh, Morteza Saheb Zamani, Babak Sadeghiyan, Farhad Mehdipour, "A High performance Reconfigurable Implementation of DES- Like Algorithms ", , December 2004
- 77 Farhad Mehdipour, Morteza Saheb Zamani, Mehdi Sedighi, "A New Temporal partition Algorithm and Design flow for Reconfigurable Computing systems ", , November 2004
- 78 Babak Sadeghiyan, Morteza Saheb Zamani, Bahram Najafi Uchevler, "Reconfiguration of RTL Designs Using JBits ", , September 2004
- 79 Ali Valizadeh, Morteza Saheb Zamani, Babak Sadeghiyan, "Hardware Implementation of LOKI Block cipher ", , September 2004
- 80 Farhad Mehdipour, Morteza Saheb Zamani, Mehdi Sedighi, "A New Design flow and Temporal partitioning for Reconfigurable computing systems ", , September 2004
- 81 Morteza Saheb Zamani, Saeed Kazemi, "Hierarchical global routing integrated with floorplanning and placement ", , February 2004
- 82 Mostafa Ersali Salehi Nasab, Hossein Pedram, Morteza Saheb Zamani, "A Transistor-Level Placement Tool for Asynchronous Circuits ", , February 2004
- 83 Morteza Saheb Zamani, Masoud Soleimani, "Rectilinear floorplanning of FPGAs using kohonen map ", , July 2003
- 84 Morteza Saheb Zamani, Farhad Mehdipour, Mohammad Reza Meybodi, "Image Restoration Using Cellular Learning Automata Implemented on FPGA ", , May 2003
- 85 Morteza Saheb Zamani, Farhad Mehdipour, Mohammad Reza Meybodi, "Implementation of cellular learning automata on reconfigurable systems ", , May 2003
- 86 Morteza Saheb Zamani, Ehsan Esmaili Moshgenani, "Reducing power consumption in FPGA routing ", , May 2003
- 87 Morteza Saheb Zamani, Mehran Mahramian Moallem, Hassan Taheri, [en-name N/A], "Steiner minimum tree with two-dimensional self-assembly DNA ", , April 2003
- 88 Morteza Saheb Zamani, Mehran Mahramian Moallem, Hassan Taheri, [en-name N/A], "Steiner Minimum tree for VLSI global routing using DNA computing ", , February 2003
- 89 Morteza Saheb Zamani, Mehran Mahramian Moallem, Hassan Taheri, [en-name N/A], "Steiner Minimum Tree and its application in global routing using DNA computing ", , September 2002
- 90 Morteza Saheb Zamani, Farhad Mehdipour, "An efficient method for placement of VLSI designs with kohonen map ", , June 1999
- 91 Morteza Saheb Zamani, Masoud Soleimani, "Rectilinear floorplanning of FPGAs using Kohonen map ", , June 1999
- 92 Morteza Saheb Zamani, Farhad Mehdipour, "using kohonen maps for the placement of regular VLSI designs ", , January 1999
- 93 Morteza Saheb Zamani, G.R. Hellestrand, "Placement with self-organizing neural networks ", , November 1995

- 94 Morteza Saheb Zamani, G.R. Hellestrand, "A neural network approach to the placement problem " , , August 1995
- 95 Morteza Saheb Zamani, G.R. Hellestrand, "The floorplanning of hierachical designs using self-organizing neural networks " , , August 1995
- 96 Morteza Saheb Zamani, G.R. Hellestrand, "A neural network approach to the floorplanning of hierachical VLSI designs " , , May 1995
- 97 Morteza Saheb Zamani, G.R. Hellestrand, "A stepwise refinement algorithm for integrated floorplanning, placement and routing of hierachical designs " , , April 1995

## دروس ارائه شده

# عنوان درس	توصیف درس	سرفصل ها	دوره درسی
1 Reconfigurable Systems	Introduction to reconfigurable systems and device and research topics in this field		Spring 2022
2 Logic Circuits	To gain knowledge and skill to design, analyze and debug digital circuits		Spring 2022
3 Logic Circuits	To gain knowledge and skill to design, analyze and debug digital circuits		Fall 2021
4 Programmable Digital Systems Design	Modern methods for digital system design and verification		Fall 2021
5 Reconfigurable Systems	Introduction to reconfigurable systems and device and research topics in this field		Spring 2021
6 Programmable Digital Systems Design	Modern methods for digital system design and verification		Spring 2021